

Ref.3

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-122198

(43)公開日 平成7年(1995)5月12日

(51)Int.Cl.⁸

識別記号

庁内整理番号

FI

技術表示箇所

H01J 21/06

審査請求 有 請求項の数2 OL (全3頁)

(21)出願番号 特願平5-266644

(22)出願日 平成5年(1993)10月25日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 日高 睦夫

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 曾根 純一

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 中村 和夫

東京都港区芝五丁目7番1号 日本電気株式会社内

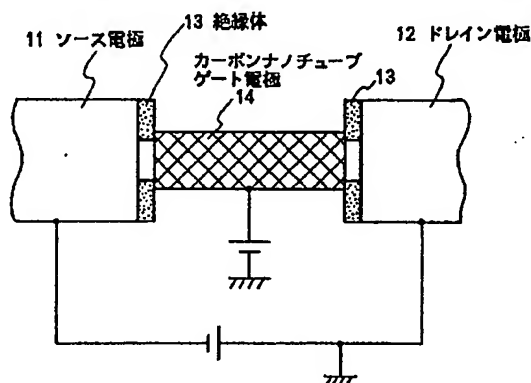
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 カーボンナノチューブトランジスタ

(57)【要約】

【目的】 極めて小型で、低電圧動作のトランジスタを提供する。

【構成】 カーボンナノチューブ電極14の両端に絶縁体13を介してソース電極11とドレイン電極12を設ける。ナノチューブは円筒形で中は通常、真空である。従ってソース・ドレイン電極の間に電圧を印加すると、ソース電極からドレイン電極に向かって電子が放出されドレイン電流となる。ナノチューブ14にゲート電圧を印加すると、ドレインに到達する電子の数を制御することができトランジスタとして動作する。



【特許請求の範囲】

【請求項1】 ゲート電極となるカーボンナノチューブの両端に絶縁体を介してそれぞれソース・ドレイン電極が設けられ、ソース電極とドレイン電極の間に電圧が印加されてソース電極からドレイン電極に向かって電子が放出され、カーボンナノチューブに印加されるゲート電圧によってドレインに到達する電子の数を制御することを特徴とするカーボンナノチューブトランジスタ。

【請求項2】 ソース電極の電子が放出される部分は絶縁体が設けられていない請求項1に記載のカーボンナノチューブトランジスタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電子回路等に用いられるトランジスタに関する。

【0002】

【従来の技術】 図2は一般的な3極真空管を模式的に示した図である。3極真空管では陰極21と陽極22間に電圧を印加し、陰極21から電子を放出させ、陽極22で受け取る。このときグリッド23に正電圧をかけると、電子はグリッドに捕足され陽極22に到達する数が減少する。このようにグリッド23の電圧をコントロールすることによって陰極21-陽極22間の電流を制御することができ、トランジスタが構成できる。またこのトランジスタは電子の走行経路を真空に保ためガラス管24の中に封入されている。

【0003】

【発明が解決しようとする課題】 従来の技術で述べた3極真空管は、半導体トランジスタと比べると寸法が大きいという欠点があった。このことにより、陰極21から陽極22への電子の走行時間が長い、高い印加電圧が必要等の不都合が生じ、結果として動作が遅く消費電力が高くなっていた。また集積化にも不向きであった。

【0004】 本発明は、従来の3極真空管の欠点を克服し、半導体トランジスタを上回る性能を持ったカーボンナノチューブを用いた超小型で超高性能のトランジスタを提供することを目的としている。

【0005】

【発明を解決するための手段】 本発明は、ゲート電極となるカーボンナノチューブの両端に絶縁体を介してそれぞれソース・ドレイン電極が設けられ、ソース電極とドレイン電極の間に電圧が印加されてソース電極からドレイン電極に向かって電子が放出され、カーボンナノチューブに印加されるゲート電圧によってドレインに到達する電子の数を制御することを特徴とするカーボンナノチューブトランジスタである。ソース電極の電子が放出される部分は絶縁体を設けず露出しておき、電子を放出しやすくするとよい。

【0006】

【作用】 カーボンナノチューブは「固体物理」第27

巻、第6号、第441頁(1992年)にあるようにナノメートルサイズの黒鉛の円筒形の極微細管で、金属または半導体の性質を持つ導体である。カーボンナノチューブ(以下ナノチューブと略称する)の直径は2~50nmと極めて小さい。また円筒壁は炭素の6員環でできており、酸素や窒素等のガスは透過できない。そのためナノチューブの内側は製造時に真空であれば、その後は真空に保たれる。

【0007】 このナノチューブの内側を電子の通り道として真空管式トランジスタを構成すれば、ナノチューブに正電圧を印加することで、ナノチューブ円筒壁に電子を引きつけることができ、電流が変調できる。このナノチューブ真空管式トランジスタは、ナノチューブのサイズを反映して極めて小型であるため、極めて低い電圧の印加で電流が変調できる。また電子の走行距離も短くでき、超高速で消費電力の極めて小さなトランジスタが実現できる。

【0008】

【実施例】 図1は本発明の実施例を説明するための図である。以下図1を用いて本発明の実施例の説明を行う。

【0009】 銅からなるソース電極11、同じく銅からなるドレイン電極12とがアルミニウム酸化物からなる絶縁体13をそれぞれ介してナノチューブ14で接続されている。ナノチューブはゲート電極14となる。ソース電極11とドレイン電極12間およびナノチューブ14からなるゲート電極はそれぞれ独立に電圧が印加される。ナノチューブゲート電極14とソース電極11およびドレイン電極12の間は絶縁体13によって完全に絶縁されている。ナノチューブゲート電極14は直径が30nm長さが100nmである。また絶縁体13の厚さはそれぞれ10nmである。

【0010】 ナノチューブゲート電極14の円筒壁は炭素の6員環でできており、酸素や窒素等のガスは通過できない。そのため製造時にナノチューブゲート電極14内部が真空であるならば、その後も内部はほぼ真空に保たれる。(ナノチューブは通常、炭素電極を用いた真空中のアーチ放電で製造する。) 図1のトランジスタの動作は以下のように行われる。まずソース電極11とドレイン電極12間に電圧が印加されると、ソース電極表面から電子が放出され、電解に引かれてドレイン電極12に達する。このときナノチューブゲート電極14に正電圧が印加されると、前記ソース電極11から放出された電子の軌道は曲げられ、一部の電子がナノチューブゲート電極14の方に流れる。従って、ナノチューブゲート電極14に印加する電圧によってソース電極11-ドレイン電極12間の電流を変調するトランジスタ動作が得られる。

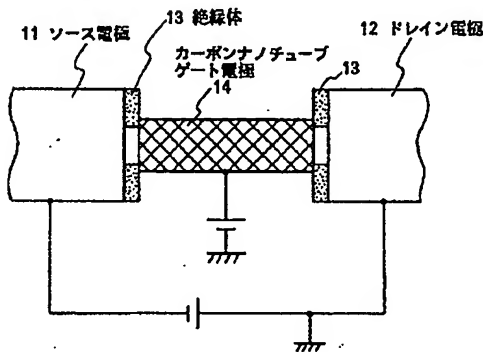
【0011】 一般に電解電子放射を得るには10⁷ V/cm程度の電解強度が必要であるが、ソース電極11とドレイン電極12間の距離が120nmと極めて短いこ

とと、ソース電極11とドレイン電極12の先端は30nm程度であり著しく劣っており電解強度が高いことから、mVオーダーの電圧で動作させることが可能である。またゲート電圧とソースドレイン電圧の比は、ナノチューブゲート電極14の半径とソース電極11とドレイン電極12間の比（本実施例の場合1：8）に比例するため、ゲート電圧はソースドレイン電圧よりさらに低くすることができ、高いゲインが得られる。

【0012】以上説明したように本実施例を用いれば、低電圧で動作しかも高いゲインを有するトランジスタが得られる。低電圧動作のトランジスタはスイッチ時間が短く、消費電力が小さくなる。また、ナノチューブの寸法を反映して、超小型のトランジスタを構成できる。

【0013】ここで、このトランジスタの製造方法を説明する。まずアーク放電等で絶縁基板上にナノチューブを堆積させ、真空を破らずに別のチャンバに移す。次に真空蒸着法でアルミニウム薄膜を厚さ数nm堆積する。次にまた別のチャンバに移して酸素プラズマ中で酸化してアルミニウム酸化物を形成する。さらに別のチャンバに移送してから、基板を大きく傾けてアルゴンを用いた異方性エッチングを行うと、ナノチューブの両端のアルミニウム酸化物が除去されナノチューブの両端を開くことができる。その後銅の薄膜を形成する。これは銅を構成元素として含むガス（有機金属化合物など）を基板上に流し、きわめて細く絞った電子ビームをナノチューブの両端のソース・ドレイン電極となる部分にだけ照射してガスを分解するとそこに銅薄膜パターンを堆積*

【図1】



*できる。なお電極パターンを形成するには、電子ビームの照射以外に、STM (Scanning Tunneling Microscope) 用の微細な針を、電極を形成すべき部分に位置合わせし、前記のガスを流し、基板との間に電流を流してガスを分解する方法もある。

【0014】

【発明の効果】以上説明したように本発明は、ナノチューブを用いることで、極めて小型で、低電圧動作が可能なトランジスタを提供できる。このようなトランジスタはスイッチング速度が大きく、消費電力が小さい等非常に優れたトランジスタである。

【図面の簡単な説明】

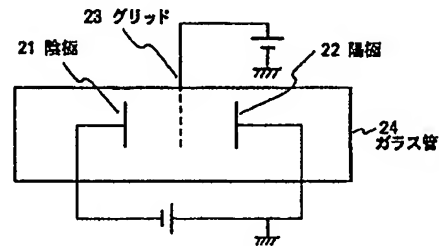
【図1】本発明の実施例を説明するためのカーボンナノチューブを用いたトランジスタの概略図。

【図2】従来の技術を説明するための3極真空管の概略図。

【符号の説明】

- 11 ソース電極
- 12 ドレイン電極
- 13 絶縁体
- 14 カーボンナノチューブゲート電極
- 21 陰極
- 22 陽極
- 23 グリッド
- 24 ガラス管

【図2】



English
of Ref.3

Open-Laid Publication Number: 07-122198

Date of publication of application: 12.May.1995

Application number: 05-266644

Date of filing: 15.Oct.1993

Applicant: Nippon Electric Corporation (NEC)

Inventor: Mutsuo HIDAHA, Junichi SONE, Kazuo NAKAMURA

Representative: Patent Attorney Naoki KYOMOTO

Title of the Invention: CARBON NANOTUBE TRANSISTOR

[ABSTRACT]

[Purpose] To provide an extremely small-sized transistor which operates at low voltage.

[Constitution] A source electrode 11 and a drain electrode 12 are provided on both ends of a carbon nanotube electrode 14 through insulators 13. The nanotube is cylindrical, and the inner part is generally vacuum. Thus, when a voltage is applied between said source and drain electrodes, electrons are emitted from said source electrode to said drain electrode to form a drain current. When a gate voltage is applied to said nanotube 14, the number of electrons reaching the drain can be controlled, and the nanotube is operated as a transistor.

[CLAIMS]

[Claim 1] A carbon nanotube transistor characterized in that a source electrode and a drain electrode are provided on both ends of a carbon nanotube used as a gate electrode through an insulator, a voltage is applied between said source electrode and said drain electrode to emit electrons toward said drain electrode from said source electrode, and the number of said electrons reaching said drain is controlled by a gate voltage applied to said carbon nanotube.

[Claim 2] The carbon nanotube transistor according to claim 1, wherein said insulator is not formed at a portion of said source electrode from where said electrons are emitted.

DETAILED DESCRIPTION

[0001]

[Industrial Application] This invention relates to a transistor used in an electronic circuit etc.

[0002]

[Prior Art] Fig. 2 is a schematic diagram showing a conventional 3 pole vacuum tube. In the 3 pole vacuum tube, electrons are emitted from cathode 21 by applying a voltage between said cathode 21 and anode 22, and said electrons are received by anode 22. If positive voltage is applied to a grid 23 at the time, the number of electrons which reach to said anode 22 decreases, because electrons are captured by said grid. Thus, there is constructed a transistor which control a current between the cathode 21 and the anode 22 by controlling the grid voltage. Moreover, this transistor is sealed in a glass tube 24 to keep running path of electrons in vacuum.

[0003]

[Problems to be Solved by the Invention] The 3 pole vacuum tube described in the Prior Art has a defect that the size is large in comparison with the semiconductor transistor. By this effect, there are arisen some inconveniences that the running time of electrons from cathode 21 to anode 22 is long and the high applied voltage is required, and as a result, it has slow response with high power consumption. Moreover, it was unsuitable for integration.

[0004]

This invention aims at providing a super micro transistor with super-high performance by using of a carbon nanotube to exceed a performance of the semiconductor transistor and to overcome the defect of conventional 3 pole vacuum tube.

[0005]

[The means for solving invention] The present invention is a carbon nanotube transistor characterized in that a source electrode and a drain electrode are provided on both ends of a carbon nanotube used as a gate electrode through an insulator, a voltage is applied between said source electrode and said drain electrode to emit electrons toward said drain electrode from said source electrode, and the number of said electrons reaching said drain is controlled by a gate voltage applied to said carbon nanotube. It is preferable that said insulator is not formed at a portion of said source electrode from where electrons are emitted so that electrons can be emitted with ease.

[0006]

[Function] A carbon nanotube is a microscopic capillary with cylindrical shape of graphite of nano meter size as described in "Solid State Physics" in Volume 27, No, 6, page 441. (1992), and it is a conductor with properties of semiconductor or metal.

The diameter of the carbon nanotube (abbreviated as herein in after nanotube) is very small as 2 to 50 nm. In addition, since the cylinder wall is made from carbonaceous six membered ring, and then gas such as oxygen and nitrogen etc. cannot transmit it. Therefore, if the inside of nanotube is vacuum at the time of manufacturing, the vacuum will not be broken ever after.

[0007]

If a vacuum-tube type transistor is constructed by use of the inside of this nanotube as a path of electrons and positive voltage is applied to said nanotube, the electrons can be drawn in a nanotube cylinder wall and current can be modulated. This vacuum-tube type nanotube transistor can modulate the current by applying very low voltage because the size is very small as reflecting the size of nanotube. Moreover, electronic mileage can be shortened and ultra high speed transistor of very small size with small consumption can be realized.

[0008]

[Embodiment] Fig. 1 is a explanatory diagram showing the embodiment of this invention. In the following, the embodiment of the present invention is explained by using of Fig. 1.

[0009] The source electrode 11 made from copper and the drain electrode 12 similarly made from copper are connected to the nanotube 14 through the insulator 13 made from aluminum oxide, respectively. Said nanotube works as

the gate electrode 14. The voltages are independently applied for said gate electrode of nanotube 14 and between said source electrode 11 and drain electrode 12, respectively. It is completely insulated between nanotube gate electrode 14 and source electrode 11, and also insulated between nanotube and drain electrode 12 by insulator 13. The size of said nanotube gate electrode 14 is 30 nm in diameter and 100 nm in length. The thickness of the insulator 13 is 10 nm.

[0010] Since the cylindrical wall of the nanotube gate electrode 14 is made of carbonaceous six-member rings, gas such as oxygen and nitrogen etc. cannot penetrate. Therefore, if the inside of nanotube is vacuum at the time of manufacturing, the vacuum is not be broken after that. (Nanotubes are usually manufactured by the arc discharge in vacuum using carbon electrode.)

Operation of the transistor of Fig. 1 is performed as follows. First, the electrons are emitted from the source electrode surface by applying voltage between source electrode 11 and drain electrode 12, and then the electrons reach the drain electrode 12 by drawing of electric field. If positive voltage is applied to the nanotube gate electrode 14, the orbit of electrons emitted from said source electrode 11 is bent, and some electrons flow to the direction of nanotube gate electrode 14. Therefore, the transistor action which modulates the current between source electrode and drain electrode 12 can be obtained by applying the voltage to nanotube gate electrode 14.

[0011] Although, the electric field intensity of a 10^7 V/cm is required to obtain the field electron emission generally, the working by low voltage in mV order is possible because the distance between source electrode 11 and drain electrode 12 is so short as 120 nm, the tip ends of source electrode 11 and drain electrode 12 are about 30 nm and the value is remarkably small that the electric

field intensity is very strong. Moreover, since the ratio of gate voltage and source drain voltage is proportional to the ratio of radius between the nanotube gate electrode 14 and the source drain electrodes 11, 12 (the ratio of this embodiment is 1:8), the gate voltage can be arranged to be considerably lower than the source drain voltage, and then high gain can be obtained.

[0012] As described above, according to the present invention, the transistor which has high gain with low operating voltage can be obtained. Transistor with low voltage operation can switch in short time and power consumption is small. Furthermore, by reflecting the size of nanotube, the super-micro transistor can be constituted.

[0013] Here, the manufacturing method of this transistor is explained. First, nanotubes are accumulated on an insulating substrate by arc discharge etc. and then nanotubes are transferred to another chamber with keeping vacuum. Next, an aluminum thin film of several nm in thickness is deposited by vacuum deposition method. And then, it is transferred to another chamber, and aluminum oxide is formed by oxidization in oxide plasma. After transferring it to another chamber again, said substrate is included greatly and anisotropic etching with an argon is performed, so that aluminum oxide at both ends of the nanotube are removed and both ends of the nanotube are opened. After that, thin copper film is formed. The thin copper film pattern can be formed by the following steps; streaming gas containing copper as constituent element (organometallic compound etc.) on the substrate, irradiating electron beam squeezed very thinly at only both ends of the nanotube which become source electrode and drain electrode to decomposed said gas.

In addition, in order to form an electrode pattern, there is the following method instead of the electron

beam irradiation; aligning a needle for STM (Scanning Tunneling Microscope) at the predetermined position where the electrode must be formed, streaming said gas, and floating current between said substrate and said needle to decompose the gas.

[0014]

[Effect of the Invention] As described above, according to the present invention, the super-micro transistor which can be operated with low voltage by using of nanotube can be provided. Said transistor is the very excellent transistor having high switching speed and low power consumption etc.

[Description of Drawings]

[Fig. 1] The schematic diagram to explain the embodiment of the present invention of transistor using a carbon nanotube.

[Fig. 2] The schematic diagram to explain the conventional 3 pole vacuum tube.

[Description of Notations]

11 Source Electrode

12 Drain Electrode

13 Insulator

14 Carbon Nanotube Gate electrode

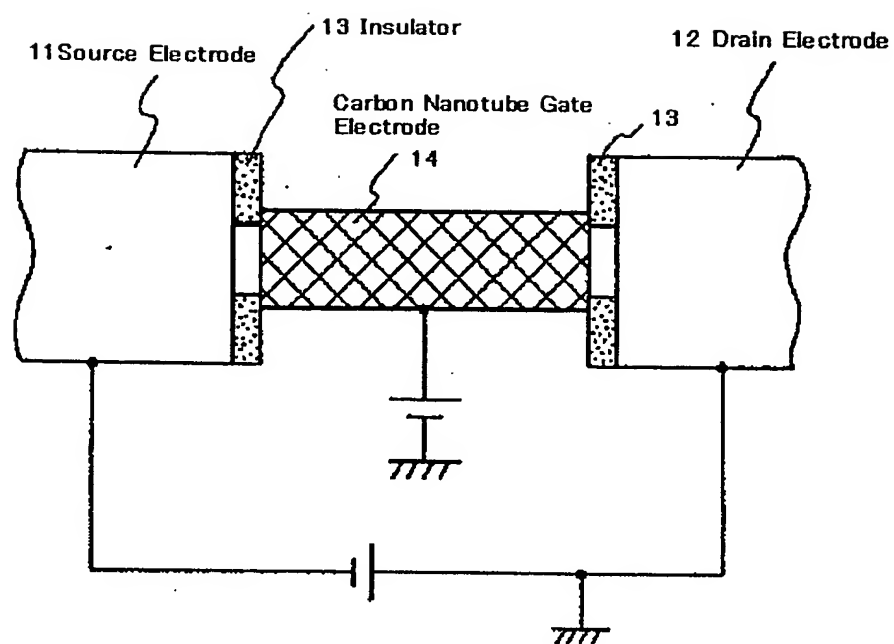
21 Cathode

22 Anode

23 Grid

24 Glass Tube

[Fig.1]



[Fig.2]

